

基于 PSGA 算法的 ISFPRM 电路面积与功耗优化

汪鹏君, 汪迪生, 蒋志迪, 张会红

(宁波大学电路与系统研究所, 浙江宁波 315211)

摘要: 包含 r 个无关项的 ISFPRM(Incompletely Specified Fixed Polarity Reed-Muller) 电路有 2^r 种不同的无关项取舍, 其对应的 FPRM(Fixed Polarity Reed-Muller) 电路结构、面积与功耗不尽相同. 因此本文提出一种基于 PSGA(Genetic Algorithm Based on Predatory Search Strategy) 算法的 ISFPRM 电路面积与功耗优化算法: 首先, 通过对 ISFPRM 展开式以及快速列表技术的透析, 归纳出不同无关项取舍的 ISFPRM 展开式极性转换方法, 得到对应的 FPRM 展开式; 然后, 估算 FPRM 电路的面积与功耗; 最后, 利用 PSGA 算法搜索最佳无关项取舍. 实验表明, 该算法与不考虑无关项的极性优化结果相比, 面积与功耗均有显著节省.

关键词: 捕食遗传算法; 不完全确定 RM 电路; 面积优化; 功耗优化

中图分类号: TN79 **文献标识码:** A **文章编号:** 0372-2112 (2013) 08-1542-07

电子学报 URL: <http://www.ejournal.org.cn> **DOI:** 10.3969/j.issn.0372-2112.2013.08.014

Area and Power Optimization of ISFPRM Circuits Based on PSGA Algorithm

WANG Peng-jun, WANG Di-sheng, JIANG Zhi-di, ZHANG Hui-hong

(Institute of Circuits and Systems, Ningbo University, Ningbo, Zhejiang 315211, China)

Abstract: There are 2^r kinds of allocation of don't care terms for an ISFPRM(Incompletely Specified Fixed Polarity Reed-Muller) circuits with r don't care terms, so the area and power of corresponding FPRM(Fixed Polarity Reed-Muller) circuits are different. This paper proposes an area and power optimization algorithm based on PSGA(Genetic Algorithm Based on Predatory Search Strategy) algorithm. Firstly, through the research of ISFPRM expansions and fast tabular technique, a conversion approach of ISFPRM expansions between different allocation of don't care terms is generalized and the corresponding FPRM expansions are deduced. Then, the area and power of these FPRM circuits are estimated. Lastly, the best allocation of don't care terms is searched by PSGA algorithm. The results of experiments show that the area and power of ISFPRM circuits have obviously decreased compared with the results irrespective of don't care terms.

Key words: genetic algorithm based on predatory search strategy (PSGA) algorithm; incompletely specified fixed polarity reed-muller (ISFPRM) circuits; area optimization; power optimization

1 引言

随着深亚微米技术的发展, 以及人们对电子产品要求的不断提高, 芯片的面积与功耗已成为集成电路优化设计的重要指标^[1,2]. 传统的集成电路优化设计主要针对布尔逻辑展开, 但研究表明: 部分电路(如算术逻辑电路、通信系统电路、奇偶校验电路等)用 RM (Reed-Muller) 逻辑实现在面积、功耗、速度及可测性等方面均具有一定优势^[3,4].

布尔逻辑以 AND/OR/NOT 运算为主, 而 RM 逻辑以 AND/XOR 或者 XNOR/OR 运算为主, FPRM(Fixed Polarity Reed-Muller) 展开式是一种常见的 RM 逻辑展开式. 目前

逻辑函数一般用最小项之和形式的布尔展开式表示, 因此 RM 逻辑电路优化一般要先将布尔展开式转换为 RM 展开式, 再进行优化. 布尔展开式中除完全确定的最小项外, 还可能包含一种是否写入函数式无关紧要的最小项, 简称无关项. 包含无关项的逻辑函数被称不完全确定逻辑函数, 其对应的 FPRM 展开式被称为不完全确定 FPRM (Incompletely Specified Fixed Polarity Reed-Muller, ISFPRM) 展开式. 现有的 RM 逻辑综合方法大多不考虑无关项的影响, 但无关项取舍不同, RM 展开式也不尽相同, 选择合适的无关项取舍, 可以优化 RM 逻辑电路. 文献[5]提出了一种基于列表技术的 ISFPRM 展开式极性转换算法; 文献[6]提出一种基于 MTBDDs (Multi-

Terminal Binary Decision Diagrams)的 ISFPRM 展开式最小化算法;文献[7]提出一种基于系数矩阵变换的 ISFPRM 展开式最小化算法;文献[8]提出一种基于遗传算法的 ISMPRM 电路面积优化算法.以上文献主要侧重于 ISFPRM 展开式极性转换与最小化方面的研究,以减少展开式中的与项数为目标,但没有利用无关项对 RM 逻辑电路进行功耗优化.鉴此,本文将对基于 AND/XOR 展开的 ISFPRM 电路进行最佳无关项取舍搜索,以实现面积与功耗优化.

无关项取舍的搜索空间随无关项数量的增加呈指数倍增长,因此无关项数量较少时,可用穷尽算法搜索最佳无关项取舍,而无关项数量较多时,穷尽搜索在时间上具有不可行性,需要采用智能算法进行搜索.遗传算法是一种模拟生物进化论的计算模型,可有效进行全局并行优化^[9,10].捕食搜索策略是在模拟动物捕食行为的基础上提出的一种平衡全局探索能力和局部开发能力,解决组合优化问题的空间搜索策略^[11].本文结合遗传算法和捕食搜索策略,归纳出一种适合最佳无关项取舍搜索的新型捕食遗传算法(Genetic Algorithm Based on Predatory Search Strategy, PSGA),进一步提高了 ISFPRM 电路优化能力.

2 FPRM 展开式与 ISFPRM 展开式

2.1 FPRM 展开式

n 输入的逻辑函数可以用最小项之和展开式表示^[5]:

$$f(x_{n-1}, x_{n-2}, \dots, x_c, \dots, x_0) = \sum_{i=0}^{2^n-1} a_i m_i \quad (1)$$

式(1)中 \sum 为 OR 运算; m_i 为最小项,其中 $0 \leq i \leq 2^n - 1$, i 用二进制数表示为 $i_{n-1}i_{n-2}\dots i_c\dots i_0$, m_i 用符号表示为 $\bar{x}_{n-1}\bar{x}_{n-2}\dots \bar{x}_c\dots x_0$, \bar{x}_c 与 i_c 有如下关系:当 $i_c = 0$ 时, $\bar{x}_c = \bar{x}_c$; 当 $i_c = 1$ 时, $\bar{x}_c = x_c$, $0 \leq c \leq n - 1$; a_i 为最小项系数, $a_i \in \{0, 1\}$, $a_i = 0$ 表示 m_i 不在函数式中出现, $a_i = 1$ 表示 m_i 在函数式中出现.

此函数也可以用 FPRM 展开式表示如下:

$$f^p(x_{n-1}, x_{n-2}, \dots, x_c, \dots, x_0) = \bigoplus_{i=0}^{2^n-1} b_i q_i \quad (2)$$

式(2)中 p 为变量极性, p 用二进制数表示为 $p_{n-1}p_{n-2}\dots p_c\dots p_0$, 代表 n 个变量在 FPRM 展开式中的出现方式; \bigoplus 为 XOR 运算; q_i 为 FPRM 展开式中的与项,其中 $0 \leq i \leq 2^n - 1$, i 用二进制数表示为 $i_{n-1}i_{n-2}\dots i_c\dots i_0$, q_i 用符号表示为 $\bar{x}_{n-1}\bar{x}_{n-2}\dots \bar{x}_c\dots x_0$, \bar{x}_c 与 p_c 和 i_c 的具体关系如下:

$$\bar{x}_c = \begin{cases} 1, & i_c = 0, p_c = 0 \\ x_c, & i_c = 1, p_c = 0 \\ 1, & i_c = 0, p_c = 1 \\ \bar{x}_c, & i_c = 1, p_c = 1 \end{cases}, \quad 0 \leq c \leq n - 1 \quad (3)$$

式(3)中 $b_i \in \{0, 1\}$, $b_i = 0$ 表示 q_i 不在函数式中出现, $b_i = 1$ 表示 q_i 在展开式中出现.

2.2 ISFPRM 展开式

不完全确定逻辑函数可以用最小项之和展开式表示如下^[5]:

$$f(x_{n-1}, x_{n-2}, \dots, x_c, \dots, x_0) = \sum_{i=0}^{2^n-1} a_i m_i + \sum_{i=0}^{2^n-1} d_i m_i, \quad a_i \cdot d_i \neq 1 \quad (4)$$

与式(1)相比,式(4)中加入了无关项部分 $\sum_{i=0}^{2^n-1} d_i m_i$, d_i 为无关项系数, $d_i \in \{0, 1\}$, $d_i = 0$ 表示 m_i 不属于无关项, $d_i = 1$ 表示 m_i 属于无关项, $a_i \cdot d_i \neq 1$ 表示 a_i 与 d_i 不同时为 1.

此函数也可以用 ISFPRM 展开式表示:

$$f^p(x_{n-1}, x_{n-2}, \dots, x_c, \dots, x_0) = \bigoplus_{i=0}^{2^n-1} b_i q_i \bigoplus \sum_{i=0}^{2^n-1} d_i q_i \quad (5)$$

与式(2)相比,式(5)中引入了无关项部分 $\sum_{i=0}^{2^n-1} d_i q_i$, d_i 由无关项极性转换得到, $d_i \in \{0, 1\}$ 表示无关项 q_i 是否在 FPRM 展开式中出现.

不完全确定函数在逻辑综合时,通过合理地选取部分无关项写入函数式,可以达到优化展开式的目的,本文用无关项取舍表示无关项的选取情况.

定义 1 无关项取舍:对于一个不完全确定逻辑函数,假设其中有 r 个无关项,用一串二进制数 $w_{r-1}w_{r-2}\dots w_j\dots w_0$ 表示各无关项是否写入逻辑函数,并称之为“无关项取舍”;其中, $w_j = 0$ 表示无关项 d_j 不写入函数展开式, $w_j = 1$ 表示无关项 d_j 写入函数展开式.无关项取舍确定以后,不完全确定逻辑函数转变为完全确定逻辑函数, ISFPRM 展开式就转变为 FPRM 展开式.

2.3 ISFPRM 展开式极性转换方法

逻辑函数一般用布尔逻辑最小项之和展开式表示,故 ISFPRM 电路优化要先把布尔逻辑最小项之和展开式转换为 ISFPRM 展开式形式,再按照无关项取舍将 ISFPRM 展开式转换为对应的 FPRM 展开式.快速列表技术^[2]是一种并行的极性转换算法,每个最小项的转换过程相对独立,可以分阶段进行最小项与无关项转换.通过对快速列表技术的研究,归纳出一种 ISFPRM 展开式极性转换方法,由不完全确定布尔逻辑函数得到指定极性与无关项取舍下的 FPRM 展开式.设布尔展开式的变量数为 n ,无关项数目为 r ,无关项取舍为

$w_{r-1}w_{r-2}\cdots w_j\cdots w_0$, ISFPRM 展开式极性为 p , 主要转换过程如下:

step1 建立一个 2^n 长的索引表, 初始化索引表值为 0.

step2 将最小项和无关项用二进制数表示, 并与极性的二进制形式进行异或操作, 得到新项.

step3 将新最小项用二进制数表示, 其中 0 位的个数记为 t , 产生 2^t 相关项, 对索引表的相关项位置进行“ $\oplus 1$ ”操作, 直到所有最小项转换完毕.

step4 检查无关项取舍的取值, $w_j = 0$, 该无关项不进行极性转换, $w_j = 1$, 该无关项进行极性极性转换, 方法与 **step3** 相同, 直到所有无关项处理完毕.

step5 索引表值即为 ISFPRM 展开式在无关项取舍为 $w_{r-1}w_{r-2}\cdots w_j\cdots w_0$ 时的 FPRM 展开式系数.

3 AND/XOR 电路面积与功耗估算方法

3.1 AND/XOR 电路面积估算

逻辑综合时, 多输入 AND/XOR 门电路一般被分解成两输入 AND/XOR 门电路, 其面积估算模型为^[10]:

$$AreaCost = \lambda \cdot A_{AND} + \mu \cdot A_{XOR} \quad (6)$$

其中, $AreaCost$ 表示该门电路的总面积, λ 为二输入 AND 门数量, μ 为二输入 XOR 门的数量, A_{AND} 和 A_{XOR} 为两输入 AND 门和 XOR 门的面积代价, 为简便计算, 假设 $A_{AND} = A_{XOR} = 1$.

3.2 AND/XOR 电路功耗估算

在如今的高性能电路中, 开关电容功耗依旧是电路功耗的重要组成部分, 在 70nm 或更先进的技术模型中, 数据密集型器件的动态功耗仍占据器件功耗的绝大部分. CMOS 电路的动态功耗主要由电容的充放电产生^[12,13], 可用式(7)表示:

$$P = 0.5 V_{dd}^2 f_{clk} \sum_{i=1}^n C_L^i E_{sw}^i \quad (7)$$

其中, V_{dd} 表示系统电压, f_{clk} 表示系统时钟频率, C_L^i 和 E_{sw}^i 分别表示结点 i 的负载电容和开关活动性, n 表示结点的总数量. 逻辑综合阶段, 只有 E_{sw}^i 是可以优化的, 因此可用其反映电路功耗的高低. 静态逻辑电路某一结点的开关活动性以及总开关活动性可由式(8)和式(9)得到:

$$E_{sw}^i = 2 \cdot pr(i) \cdot (1 - pr(i)) \quad (8)$$

$$SACost = \sum_{i=1}^n E_{sw}^i \quad (9)$$

其中, $SACost$ 表示门电路的总开关活动性, 过信号概率传输方程计算得到, 本文所选用的信号概率传输模型为零延时时空无关模型. AND/XOR 电路的功耗由多输入 XOR 门和多输入 AND 门引起, 在电路映射前需要按

开关活动性最小的原则, 对多输入 AND 门和 XOR 门进行低功耗分解. 假设二输入门的输入信号概率为 $pr(a)$ 、 $pr(b)$, 输出信号概率为 $pr(z)$, 对于二输入 AND 门, 根据 $z = a \cdot b$ 有:

$$pr(z) = pr(a) \cdot pr(b) \quad (10)$$

AND 门的输出信号概率随输入信号概率的增加而增大, 所以多输入 AND 门可用霍夫曼算法分解为二输入 AND 门.

对于二输入 XOR 门, 根据 $z = a \oplus b$, 有:

$$pr(z) = pr(a) + pr(b) - 2 \cdot pr(a) \cdot pr(b) \quad (11)$$

多输入 XOR 门分解为二输入 XOR 门的步骤如下:

step1 将输入信号中概率值大于 0.5 的信号取 1 的补.

step2 选择概率值最小的两个信号进行综合, 两个概率值相等时, 随机选择其中一个.

step3 重复步骤 **step2**, 直到剩一个信号.

综上所述, AND/XOR 电路功耗估算方法如下:

step1 以 AND/XOR 电路的原始输入信号作为多输入 AND 门的输入, 用霍夫曼算法对多输入 AND 门进行低功耗分解, 得二输入 AND 门的输出信号概率和开关活动性.

step2 以 AND 门的最终输出信号作为多输入 XOR 门的输入, 对多输入 XOR 门进行低功耗分解, 得二输入 XOR 门的输出信号概率和开关活动性.

step3 累加 XOR 门和 AND 门的开关活动性, 得整个电路的开关活动性, 并以此反映该逻辑电路的功耗.

4 基于 PSGA 算法的最佳无关项取舍搜索

遗传算法是模拟生物进化过程的计算模型, 具有简单、通用、鲁棒性强且适应于并行分布处理等特点. 遗传算法的收敛主要取决于交叉和变异两个算子, 交叉提供全局搜索能力, 变异提供局部搜索能力. 进化前期, 为保证种群的多样性, 应以全局进化为主以避免早熟; 进化后期, 个体较接近最优解, 应以局部进化为主以提高精度. 捕食搜索策略是一种模拟动物捕食行为, 用于解决组合优化问题的空间搜索策略. 首先, 在整个空间进行搜索, 发现较优解, 就在该较优解附近集中搜索, 如果得不到改进, 则跳出该区域, 继续在整个空间内搜索. 捕食搜索策略可平衡算法的全局探索能力和局部开发能力, 但其本身并不是一种具体的计算方法. 基于捕食搜索策略的遗传算法主要是利用捕食搜索策略对遗传算法进行改进: 进化前期用较大交叉概率和较小的变异概率进行全局搜索, 随着进化代数的增加, 交叉概率逐渐减小, 变异概率逐渐增加, 发现较优解, 则用较小的变异概率与较大的交叉概率进行局部搜索.

包含 r 个无关项的 ISFPRM 逻辑电路具有 2^r 种无关项取舍,不同无关项取舍所对应的 FPRM 电路功能一致,但结构、面积与功耗等不尽相同.基于 PSGA 算法的最佳无关项取舍搜索,即根据预先构建的适应度函数,结合 PSGA 算法搜索到适应度值最大的无关项取舍.

4.1 编码及适应度函数

编码是将最优化问题的解用染色体形式表示,适应度函数是用来评估染色体的优劣.可将 ISFPRM 电路的无关项取舍作为 PSGA 算法染色体,将该无关项取舍所对应的电路面积与功耗作为衡量染色体的指标,具体的适应度函数如式(11)所示:

$$fitness(i) = (\alpha / SACost(i) + (1 - \alpha) / AreaCost(i)) * \beta \quad (12)$$

其中, $SACost(i)$ 和 $AreaCost(i)$ 分别表示个体 i 所对应 FPRM 电路的开关活动性和面积代价; α 为面积与功耗的权重, $\alpha = 0$ 时算法对逻辑电路进行功耗优化, $\alpha = 1$ 时算法对逻辑电路进行面积优化, $0 < \alpha < 1$ 时算法对逻辑电路进行功耗与面积的折中优化; β 是一个常数,乘以 β 是为了防止适应度值太小不利于后续操作.

4.2 遗传操作

遗传操作是为了对种群进行改进,主要包含选择、交叉和变异三个基本遗传算子.同时,为防止优质个体被破坏,采用精英保存策略,即不经遗传操作将种群中适应度最高的个体直接复制到下一代.

选择的目的是淘汰劣质个体,把优秀个体直接遗传到下一代,或者交叉和变异后产生新个体再遗传到下一代.本文采用最常用的轮盘赌方法,根据个体的适应度与群体适应度之比确定该个体被选择的概率,产生新种群.

交叉是将两个父代个体的部分结构替换重组生成新的个体,本文采用一致交叉,如表 1 所示:首先,按照交叉概率从父代种群选择待出交叉的个体作 A 和 B 为父

表 1 交叉操作

父代个体	A	1011011100
	B	0001110101
屏蔽二进制码	C	0010100011
子代个体	A'	1001111101
	B'	0011010100

代个体,然后随机产生一个与染色体同样长度的屏蔽二进制码 C,若屏蔽位置为 0,则子代个体 A' 继承 A 的基因, B' 继承 B 的基因,若屏蔽位置为 1,则 A' 继承 B 的基因, B' 继承 A 的基因.

变异是通过随机改变个体的基因值,从而使算法具备局部搜索能力.本文使用的二进制变异,如表 2 所示:

表 2 变异操作

变异前	1011011100
变异后	1111011100

对于每一个染色体,遍历所有基因位,同时产生一个 0

~ 1 间的随机数与变异概率相比,若该随机数小于变异概率则发生基因变异,即 0 变为 1, 1 变为 0.

4.3 交叉和变异概率的选择

随着种群进化代数的增加,种群的基因趋于稳定,个体越来越相似,交叉操作很难产生新的个体,因此,应提高变异概率以避免算法陷入早熟,同时减小交叉概率以避免算法不能收敛或收敛过慢,由此可得到全局交叉概率与变异概率计算方法,如下:

$$Pc = Pc_{max} - (Pc_{max} - Pc_{min}) * i / N \quad (13)$$

$$Pm = Pm_{min} + (Pm_{max} - Pm_{min}) * i / N \quad (14)$$

其中, Pc 为全局交叉概率, Pc_{max} 和 Pc_{min} 是其最大值、最小值; Pm 为全局变异概率, Pm_{max} 和 Pm_{min} 是其最大值、最小值; i 为当前进化代数; N 为总进化代数.

4.4 算法描述

结合 ISFPRM 展开式极性转换方法, AND/XOR 电路面积与功耗估计方法,将基于 PSGA 算法的 ISFPRM 电路最佳无关项取舍搜索算法总结如下:(1)初始化算法参数,产生父代种群并计算适应度值;(2)按照式(12)更新交叉与变异概率,通过选择、交叉和变异产生新的种群并计算适应度值;(3)将当前代最优值与历代最优值进行比较,若无改进则直接进入下一代优化,如果改进幅度较小则更新历代最优值并进入下一代优化,如果改进幅度较大则进行局部搜索 M 代后再进入下一代优化;(4)若达到最大优化代数,则输出最优解,否则继续优化.其流程如图 1 所示.其中, i 和 j 表示全局和局部当前进化代数; N 和 M 表示全局和局部的总进化代数; k 为局部搜索判定值,用来确定算法何时进入局部搜索,其值随进化代数而减小, k_{max} 和 k_{min} 是其最大和最小值; Pcl 和 Pml 表示局部搜索时的交叉概率和变异概率.

5 实验结果

所提算法已用 C 语言实现,在 Windows XP 操作系统下通过 VS2008 编译,程序运行的硬件环境为 Core i3-550 CPU, 1.74GB 内存.试验所用 ISFPRM 电路均按文献[6]提供的方法产生,所用输入变量概率为随机函数产生,分别是: 0.56, 0.19, 0.81, 0.59, 0.48, 0.35, 0.90, 0.82, 0.75, 0.17, 0.86, 0.71, 0.51, 0.30, 0.01. 算法的参数为: $\alpha = 0.5$, $N = 200$, $M = 20$, $Pc_{max} = 0.8$, $Pc_{min} = 0.4$, $Pm_{max} = 0.1$, $Pm_{min} = 0.01$, $k_{max} = 1.1$, $k_{min} = 1.01$, $Pcl = 0.1$, $Pml = 0.4$.

为验证算法的有效性,首先借鉴文献[10]的优化算法,在不考虑无关项的情况下搜索最佳极性;然后引入无关项,用本文算法进行面积与功耗优化,搜索最佳无关项取舍,结果如表 3 所示.

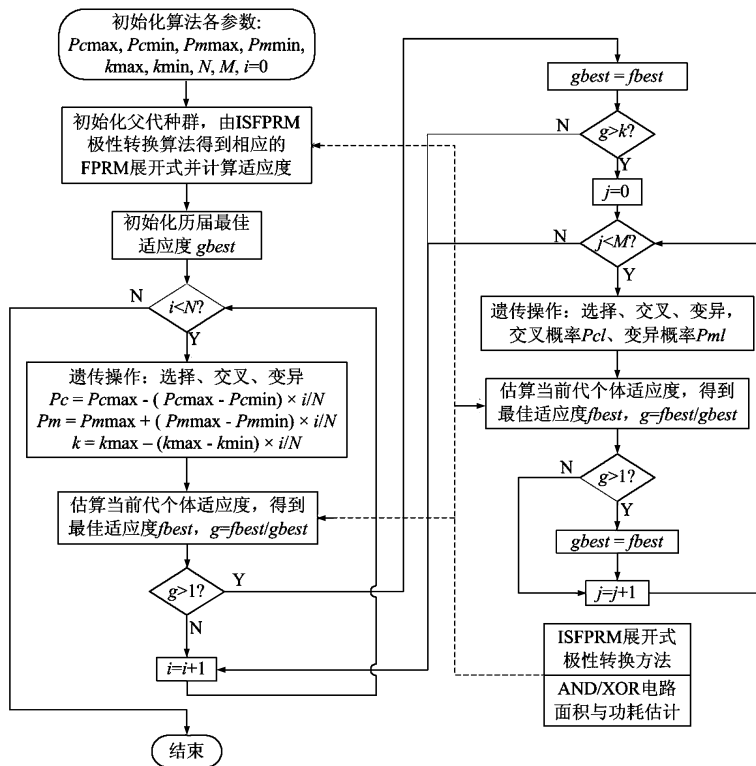


图1 基于PSGA算法的最佳无关项取舍搜索流程图

表3 基于PSGA算法的ISFPRM电路面积与功耗优化结果

circuits (n, t, d, s)	Best Polarity ^[10]			PSGA					
	AND_{BP}	XOR_{BP}	SA_{BP}	AND_{PSGA}	XOR_{PSGA}	SA_{PSGA}	Save (%)		
							AND_{BP}	XOR_{BP}	SA_{BP}
6, 15, 30, 25	74	31	11.24	29	15	5.54	60.81	51.61	50.72
6, 15, 40, 25	74	31	11.24	9	7	3.25	87.83	77.42	71.10
6, 15, 50, 25	74	31	11.24	27	14	5.63	63.51	54.84	49.86
7, 35, 30, 5	171	61	15.48	116	45	11.37	32.16	26.23	26.51
7, 35, 40, 5	171	61	15.48	100	39	10.34	41.52	36.07	33.19
7, 35, 50, 5	171	61	15.48	91	35	9.38	46.78	42.62	39.38
8, 60, 50, 5	365	117	23.47	262	85	16.78	28.21	27.35	28.48
8, 60, 100, 5	365	117	23.47	268	85	16.07	26.57	27.35	31.51
8, 60, 150, 5	365	117	23.47	323	100	17.87	11.50	14.53	23.84
8, 100, 30, 10	354	116	23.25	290	98	21.29	18.07	15.52	8.42
8, 100, 40, 10	354	116	23.25	269	90	19.15	24.01	22.41	17.61
8, 100, 50, 10	354	116	23.25	266	90	18.59	24.85	22.41	20.00
8, 100, 100, 10	354	116	23.25	274	88	17.43	22.59	24.14	25.02
9, 200, 30, 5	832	236	38.95	790	224	35.92	5.04	5.08	7.78
9, 200, 50, 5	832	236	38.95	769	212	33.84	7.57	10.17	13.11
9, 200, 100, 5	832	236	38.95	803	222	33.29	3.48	5.93	14.53
10, 300, 50, 10	2027	483	59.95	1763	439	57.60	13.02	9.11	3.93
10, 300, 100, 10	2027	483	59.95	1917	467	58.55	5.42	3.31	2.34
10, 300, 150, 10	2027	483	59.95	1921	461	55.90	5.22	4.55	6.76
10, 500, 40, 25	1939	485	64.17	1763	447	61.00	9.07	7.84	4.94
10, 500, 50, 25	1939	485	64.17	1832	459	61.18	5.51	5.36	4.66
10, 500, 100, 25	1939	485	64.17	1726	435	55.11	10.98	10.31	14.12
10, 700, 40, 5	2169	527	65.64	1719	437	58.59	20.74	17.08	10.74

续表

circuits (n, t, d, s)	Best Polarity ^[10]			PSGA					
	AND_{BP}	XOR_{BP}	SA_{BP}	AND_{PSGA}	XOR_{PSGA}	SA_{PSGA}	Save (%)		
							AND_{BP}	XOR_{BP}	SA_{BP}
10,700,50,5	2169	527	65.64	1747	435	57.88	19.45	17.46	11.82
10,700,100,5	2169	527	65.64	1675	415	51.86	22.77	21.25	20.99
11,1000,50,60	4458	982	95.92	4118	928	92.01	7.62	5.50	4.08
11,1000,100,60	4458	982	95.92	4126	922	91.49	7.44	6.11	4.62
11,1000,200,60	4458	982	95.92	4303	942	89.18	3.47	4.07	7.03
average							22.68	20.56	19.90

表 3 中,列 1 表示随机产生的逻辑电路, n 、 t 、 d 、 s 分别表示电路的输入数,最小项个数,无关项个数,产生随机电路所用的随机数种子;列 2、3、4 分别表示逻辑电路用文献 [10] 算法优化后二输入 AND 门数量 (AND_{BP})、二输入 XOR 门数量 (XOR_{BP}) 以及开关活动性 (SA_{BP});列 5、6、7 分别表示逻辑电路用本文算法优化后二输入 AND 门数量 (AND_{PSGA})、二输入 XOR 门数量 (XOR_{PSGA}) 以及开关活动性 (SA_{PSGA});列 8、9、10 分别表示与文献 [10] 算法相比,本文算法优化后二输入 AND 门数量节省百分比 ($Save_{AND}$)、二输入 XOR 门数量节省百分比 ($Save_{XOR}$) 以及开关活动性节省百分比 ($Save_{SA}$),具体定义如下:

$$Save_{AND} = \frac{AND_{BP} - AND_{PSGA}}{AND_{BP}} \times 100\% \quad (15)$$

$$Save_{XOR} = \frac{XOR_{BP} - XOR_{PSGA}}{XOR_{BP}} \times 100\% \quad (16)$$

$$Save_{SA} = \frac{SA_{BP} - SA_{PSGA}}{SA_{BP}} \times 100\% \quad (17)$$

由表 3 的实验数据可知,该算法对 ISFPRM 电路的优化效果十分明显,在最佳极性的基础上进行电路面积与功耗的优化,节省逻辑电路的与门数量、异或门数量以及开关活动性分别达到 22.76%、20.62% 以及 19.90%。

6 结束语

无关项不影响逻辑电路的功能,但会影响电路的具体结构,进而影响面积与功耗.为此本文提出一种基于 PSGA 算法的 ISFPRM 电路面积与功耗优化算法.首先,结合快速列表技术,归纳出 ISFPRM 展开式极性转换方法,将 ISFPRM 电路转换为相应的 FPRM 电路,然后估算该 FPRM 电路的面积与功耗,最后通过 PSGA 算法搜索最佳无关项取舍,使得 ISFPRM 电路转换为面积与功耗最优的 FPRM 电路.实验结果表明,与仅进行极性搜索的优化算法相比,所提算法优化效果更佳。

参考文献

[1] Zhang H H, Wang P J, Gu X S. Area optimization of fixed-po-

larity Reed-Muller circuits based on niche genetic algorithm [J]. Chinese Journal of Electronics, 2011, 20(1): 27-30.

[2] Yang M, Wang L L, Tong J R, et al. Techniques for dual forms of Reed-Muller expansion conversion[J]. Integration, the VLSI Journal, 2008, 41(1): 113-122.

[3] V Geetha, N Devarajan, Pn Neelakantan. OR-Bridging fault analysis and diagnosis for exclusive-OR sum of products Reed-Muller canonical circuits [J]. European Journal of Scientific Research, 2012, 71(4): 482-489.

[4] 潘张鑫,陈偕雄,阮谢永.任意极性或-符合型易测性网络及测试集[J].浙江大学学报(工学版),2008,42(3):407-411.

Pan Z X, Chen X X, Ruan X Y. Easily testable network of arbitrary polarity OR-Coincidence type and test sets [J]. Journal of Zhejiang University (Engineering Science), 2008, 42(3): 407-411. (in Chinese)

[5] L McKenzie, A E A Almaini, J F Miller, et al. Optimization of Reed-Muller logic functions [J]. International Journal of Electronics, 1993, 75(3): 451-466.

[6] D Debnath, T Sasao. Exact minimization of FPRMs for incompletely specified functions by using MTBDDs [J]. IEICE Transactions on Fundamentals of Electronics, Communications and Computer Science, 2005, 88(12): 3332-3341.

[7] M K Habib. A new approach to generate fixed-polarity Reed Muller expansions for completely and incompletely specified functions [J]. International Journal of Electronics, 2002, 89(11): 845-876.

[8] B Al Jassani, N Urquhart, A E A Almaini, Minimization of incompletely specified mixed polarity reed muller functions using genetic algorithm [A]. Proceedings of the 3th International Conference on Signals, Circuits and Systems [C]. Tunis: IEEE, 2009. 1-6.

[9] 杨萌,徐红英, A E A Almaini. 针对混合极性的并行表格技术的遗传算法 [J]. 计算机辅助设计与图形学学报, 2011, 23(11): 1938-1943.

Yang M, Xu H Y, A E A Almaini. Optimization of mixed polarity functions using genetic algorithm with parallel tabular technique [J]. Journal of Computer-Aided Design & Computer

Graphics, 2011, 23(11): 1938 – 1943. (in Chinese)

- [10] 汪鹏君, 李辉, 等. 量子遗传算法在多输出 Reed-Muller 逻辑电路最佳极性搜索中应用[J]. 电子学报, 2010, 38(5): 1058 – 1063.

Wang P J, Li H, et al. Application of quantum genetic algorithm in searching for best polarity of multi-output reed-muller logic circuits[J]. Acta Electronica Sinica, 2010, 38(5): 1058 – 1063. (in Chinese)

- [11] 张顶学, 关治洪, 刘新芝. 基于捕食搜索策略的遗传算法研究[J]. 计算机应用研究, 2008, 25(4): 1006 – 1007.

Zhang D X, Guan Z H, Liu X Z. Genetic algorithm based on predatory search strategy[J]. Application Research of Computers, 2008, 25(4): 1006 – 1007. (in Chinese)

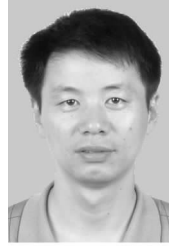
- [12] 吴训威, 卢仰坚, 等. 基于冗余抑制技术的低功耗组合电路设计[J]. 电子学报, 2002, 30(5): 672 – 675.

Wu X W, Lu Y J, et al. Design of low power combinational circuits based on redundancy-restraining technique[J]. Acta Electronica Sinica, 2002, 30(5): 672 – 675. (in Chinese)

- [13] Wang P J, Lu J G, Chen K, et al. Low power polarity conversion based on the whole annealing genetic algorithm[J]. Jour-

nal of Semiconductors, 2008, 29(2): 298 – 303.

作者简介



汪鹏君(通信作者) 男, 1966 年出生于浙江奉化, 教授, 博士, 博士生导师, 中国电子学会高级会员, 中国计算机学会高级会员, 中国电子学会电子线路与系统专业委员会委员, 中国计算机学会多值逻辑与模糊逻辑专业委员会委员, 目前主要从事多值逻辑电路和低功耗集成电路理论及设计方面的研究工作.

E-mail: wangpengjun@nbu.edu.cn



汪迪生 男, 1988 年出生于安徽太湖, 硕士研究生, 主要从事多值逻辑电路和低功耗集成电路理论及设计方面的研究工作.